**UNIVERSIDAD NACIONAL DE INGENIERÍA**

**FACULTAD DE ELECTROTECNIA Y COMPUTACIÓN**



Trabajo monográfico para la optar al

Título en Ingeniería en Computación

**PROTOCOLO**

**Herramienta de generación de código para definición y gestión de lenguaje ensamblador como recurso didáctico para la asignatura de Máquinas Computadoras II de la Universidad Nacional de Ingeniería (UNI)**

**AUTOR:**

**Br. Harvin Manuel Toledo Polanco**

**Br. Jorge Manuel Potosme Álvarez**

**TUTOR:**

**Ing. José Díaz Chow**

**Managua, Nicaragua**

**2016**

1. Arquitectura de registros dos direcciones

Esta arquitectura se caracteriza por solo definir 2 operandos, uno corresponde a fuente y destino a la vez por tanto se da una lectura destructiva.

1. Código de instrucciones
   1. Instrucciones de transferencia de datos

MOV

Copia el operando 2 al operando 1

Operandos posibles:

Registro, Memoria

Memoria, Registro

Registro, Registro

Memoria, Inmediato

PUSH

Almacena un valor de 16 bits en la pila

Operandos posibles

Registro

-sreg

Memoria

Inmediato

POP

Obtiene un valor de 16 bits de la pila

Operandos posibles:

Registro

Memoria

-sreg

* 1. Instrucciones Aritméticas

AND

Instrucción lógica AND entre todos los bits de 2 operandos, el resultado se almacena en el operando 1.

Operandos posibles

Registro, Memoria,

Memoria, Registro

Registro, Registro

Memoria, Inmediato

Registro, Inmediato

OR

Operación lógica OR entre todos los bits de 2 operandos, el resultado es almacenado en el primer operando.

Operandos posibles:

Registro, Memoria

Memoria, Registro

Registro, Registro

Memoria, Inmediato

Registro, Inmediato

XOR

Operación lógica XOR (OR exclusivo) entre todos los bits de un operando, el resultado es almacenado en el primer operando.

Operandos posibles:

Registro, Memoria

Memoria, Registro

Registro, Registro

Memoria, Inmediato

Registro, Inmediato